

Titre: Reconfiguration dynamique dans les systèmes multi-cœurs dédiées aux applications

Proposé par : Smail Niar et Rabie Ben-Atitallah

Contacts : smail.niar@univ-valenciennes.fr, rabie.benatitallah@univ-valenciennes.fr

Pour améliorer les performances des systèmes mobiles et embarqués (SME) face aux demandes des nouvelles applications, deux approches ont été utilisées ces dernières années:

- a) L'utilisation de systèmes multi-cœurs (ou multi-processeurs) et
- b) Le recours à des architectures de systèmes dédiées aux besoins spécifiques des applications visées.

Si l'utilisation d'architectures multi-cœurs dans la conception des SME n'est pas nouvelle, l'utilisation d'architectures programmables, hétérogènes et dédiées à une application est plus récente. Cette solution représente une alternative intéressante à l'utilisation des processeurs généralistes ou des circuits intégrés spécifique (ASIC: application specific integrated circuit). En effet, une architecture programmable et dédiée, offre un bon compromis entre la flexibilité des GPP et les performances, en termes vitesse d'exécution et de consommation d'énergie, des ASIC.

Dans la plupart des travaux proposés dans la littérature, la spécialisation de l'architecture est réalisée dans la phase antérieure à la fabrication du système. L'opération de spécialisation de l'architecture est statique et ne prend en compte ni les besoins des différentes applications ni la dynamique des applications. En effet, dans les futures générations de SME un grand nombre d'applications peuvent être appelées à coexister dans le système. Les architectures multi-cœurs embarquées adaptables dynamiquement, qui nous intéressent dans ce projet, tentent d'apporter une solution à ce problème. L'un des objectifs auquel la thèse devra viser, est exploration rapide d'un large ensemble de solutions architecturales. Cette exploration multicritères doit minimiser 2 paramètres: le temps d'exécution et la consommation d'énergie électrique.

L'objectif de cette thèse est de mettre au point un environnement logiciel facilitant la conception d'architectures dédiées, dynamiquement reconfigurables et performantes. Grâce à cet environnement, il sera aisé d'explorer, de simuler et de réaliser des SME dans lesquelles le jeu d'instructions change dynamiquement selon les besoins de l'application, la charge de travail et les possibilités matérielles offertes.

Mots clés : Systèmes embarqués, architectures et programmations multi-cores, circuits reconfigurables, exploration et techniques d'optimisation.

Title : Dynamic Reconfigurability for Application Specific Multi-core Architectures

Proposed by : Smail Niar et Rabie Ben-Atitallah

Contacts : smail.niar@univ-valenciennes.fr, rabie.benatitallah@univ-valenciennes.fr

System customization in existing approaches is obtained at the pre-silicon phase either by: 1) the use of parameterizable components that are configured to the application needs or by 2) instruction-set extensible systems where base instruction-set architecture (ISA) is extended with application-specific instructions.

In both cases, the customization is static and does not take into account either the needs of the different applications or the dynamicity of each application. Runtime adaptive extensible embedded multi-processors may represent a good solution to this problem. One of the problems to tackle in this thesis is the selection of an optimal configuration at run time. This problem needs the utilization of multi-objective exploration and optimization techniques.

In this thesis, the objective is to design tools for dynamically reconfigurable application-specific multi-processor architectures. More precisely, the aim is to design multiprocessors architectures in which the instruction set implementation varies dynamically in time according to the application needs and the system workload.

Keywords: Embedded systems, multi-core architectures, reconfigurable systems, exploration and optimization techniques.

References:

J.Henkel et Al. Chapter 1: Application-Specific Embedded Processor. In « Designing embedded processors: A low power perspective », Springer 2007.

M. A. Watkins, M. J. Cianchetti, and D. H. Albonese, Shared Reconfigurable Architectures for CMP, Field Programmable Logic and Applications, 2008.

C. Silvano, et al. MULTICUBE: Multi-objective design space exploration of multi-core architectures. In IEEE Computer Society Annual Symposium on VLSI, 2010. <http://www.multicube.eu/>