

Portage d'un driver logiciel temps réel d'acquisition d'images d'un environnement Intel/VxWorks vers une carte FPGA avec processeur NIOSII

— réf 310837_ADSP_NIOS —

General Electric (152.4 milliards de dollars de chiffre d'affaires, plus de 310 000 salariés) est l'un des premiers groupes mondiaux, aux activités diversifiées dans le domaine de l'industrie, de la technologie et des services.

Sa division **GE Healthcare**, leader mondial de l'imagerie médicale, est le pôle d'excellence dans le domaine de la radiologie numérique et de la connectivité. Son avance sur le marché de l'imagerie médicale est maintenue grâce à des produits de haute technologie en Imagerie par Résonance Magnétique, en Tomographie rayons X (scanner), en Radiographie, en Médecine Nucléaire.

Au sein du siège européen de GE Healthcare à Buc (78), vous intégrerez l'équipe logiciel vasculaire en charge de développer le logiciel embarqué dans les machines d'imagerie vasculaire.

Vos missions :

La cardiologie interventionnelle consiste à intervenir sur le cœur sans chirurgie. Le patient est tout d'abord positionné dans un système d'imagerie rayons X. Le médecin introduit ensuite un cathéter dans les vaisseaux du patient et, guidé par les images rayons X, amène ce cathéter au niveau de la pathologie à traiter. L'utilisation optimale de ce type d'imagerie nécessite l'implémentation d'algorithmes avancés de traitement d'images en temps réel.

Dans le cadre de l'amélioration de la qualité de nos produits, nous désirons offrir à nos clients un système d'imagerie minimal « incassable » développé autour d'une nouvelle carte IP à base de FPGA Altera. Dans cette optique, le stage consiste à migrer le driver logiciel utilisé pour cadencer et piloter la chaîne image de fluoroscopie actuellement implémenté sur une CPU Pentium vers cette nouvelle carte.

Ce pilote sera implémenté sur un processeur NIOS II embarqué dans cette nouvelle carte. Il devra configurer les différents algorithmes de la chaîne image et gérer le flux des images à travers la chaîne IP. Il devra supporter au minimum une cadence de 60 images par seconde. L'implémentation du processeur NIOS II et son interfaçage avec la chaîne image sont une partie importante du travail du stagiaire.

Enfin, une mesure des performances de calcul et réponse temps réelle termineront la caractérisation de ce nouveau logiciel.

Profil du candidat :

- 3ème année d'école d'ingénieur ou Master II, en Electronique et/ou Informatique Industrielle
- Maîtrise de C/C++, programmation VHDL et chaîne de compilation pour FPGA « Altera Quartus II » et « SOPC builder »
- Anglais courant indispensable

Durée du stage : 6 mois

Début du stage : décembre09 -janvier 2010

Lieu : Buc (au sud de Versailles)

Contact : Luca Bozzelli

GE Healthcare - 283, rue de la minière - BP 34 - 78533 BUC cedex

tél.: 01.30.70.56.23

email : luca.bozzelli@ge.com

Merci de préciser la référence du stage.